



(12)发明专利申请

(10)申请公布号 CN 108538241 A

(43)申请公布日 2018.09.14

(21)申请号 201810696655.5

(22)申请日 2018.06.29

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 玄明花 陈小川 岳晗 丛宁

(74)专利代理机构 北京中博世达专利商标代理有限公司 11274

代理人 贾莹

(51)Int.Cl.

G09G 3/32(2016.01)

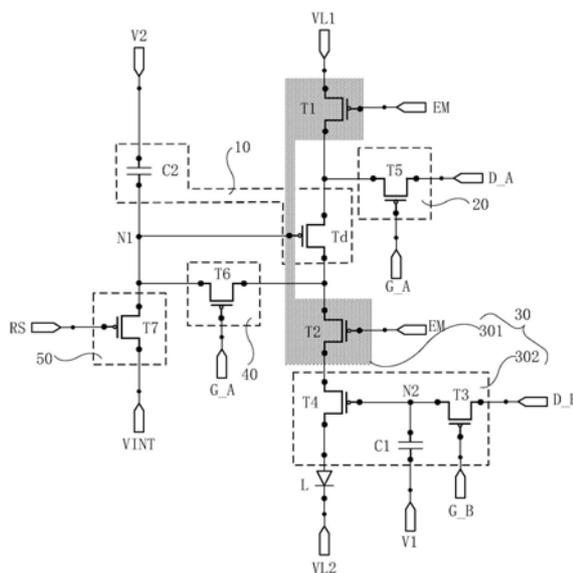
权利要求书3页 说明书11页 附图9页

(54)发明名称

像素电路及其驱动方法、显示装置

(57)摘要

本申请实施例提供一种像素电路及其驱动方法、显示装置,涉及显示技术领域,解决μ LED显示装置中需要设置数量较多的驱动IC的问题。像素电路包括驱动器件和发光器件。驱动器件和发光器件串联于第一工作电压端和第二工作电压端之间。驱动器件包括驱动子电路、写入子电路以及灰阶控制子电路。写入子电路将第一数据信号端提供的第一数据电压写入至驱动子电路。灰阶控制子电路将第一工作电压端提供的第一工作电压传输至驱动子电路。驱动子电路生成驱动电流。灰阶控制子电路还控制电流通路的导通时长。



1. 一种像素电路,其特征在于,所述像素电路包括驱动器件和发光器件;

所述驱动器件和所述发光器件串联于第一工作电压端和第二工作电压端之间;所述驱动器件用于提供驱动电流,并控制所述第一工作电压端和所述第二工作电压端之间电流通路的导通时长;所述发光器件用于在所述电流通路中接收所述驱动电流,并发光;

所述驱动器件包括驱动子电路、写入子电路以及灰阶控制子电路;

所述写入子电路连接第一扫描信号端、第一数据信号端以及所述驱动子电路;所述写入子电路用于在所述第一扫描信号端的控制下,将所述第一数据信号端提供的第一数据电压写入至所述驱动子电路;

所述灰阶控制子电路连接发光控制信号端、第二扫描信号端、第二数据信号端、所述驱动子电路;

所述灰阶控制子电路用于在所述发光控制信号端的控制下,将所述第一工作电压端提供的第一工作电压传输至所述驱动子电路;

所述驱动子电路用于根据所述第一数据电压和所述第一工作电压,生成所述驱动电流;

所述灰阶控制子电路还用于在所述发光控制信号端、所述第二扫描信号端以及所述第二数据信号端的控制下,控制所述电流通路的导通时长。

2. 根据权利要求1所述的像素电路,其特征在于,所述灰阶控制子电路包括第一控制子电路和第二控制子电路;

所述第一控制子电路连接所述发光控制信号端、所述驱动子电路以及所述第二控制子电路;所述第一控制子电路用于在所述发光控制信号端的控制下,将所述第一工作电压端提供的第一工作电压传输至所述驱动子电路;

所述第一控制子电路还用于在所述发光控制信号端的控制下,将所述驱动子电路产生的驱动电流传输至所述第二控制子电路,并控制所述电流通路的导通时长;

所述第二控制子电路还连接所述第二扫描信号端、所述第二数据信号端;所述第二控制子电路用于在所述第二扫描信号端和所述第二数据信号端的控制下,控制所述电流通路的导通时长。

3. 根据权利要求1所述的像素电路,其特征在于,所述像素电路还包括补偿子电路;

所述补偿子电路连接所述第一扫描信号端以及所述驱动子电路;所述补偿子电路用于在所述第一扫描信号端的控制下,对所述驱动子电路的阈值电压进行补偿。

4. 根据权利要求1所述的像素电路,其特征在于,所述像素电路还包括复位子电路;

所述复位子电路连接复位电压端、复位控制信号端以及所述驱动子电路;所述复位子电路用于在所述复位控制信号端的控制下,将所述复位电压端提供的复位电压传输至所述驱动子电路。

5. 根据权利要求2所述的像素电路,其特征在于,所述第一控制子电路包括第一晶体管和第二晶体管;

所述发光器件的阳极连接所述第二控制子电路,所述发光器件的阴极连接所述第二工作电压端;所述第一晶体管的栅极连接所述发光控制信号端,第一极连接所述第一工作电压端,第二极连接所述驱动子电路;

所述第二晶体管的栅极连接所述发光控制信号端,第一极连接所述驱动子电路,第二

极连接所述第二控制子电路。

6. 根据权利要求2所述的像素电路,其特征在于,所述第一控制子电路包括第一晶体管和第二晶体管;

所述发光器件的阳极连接所述第一工作电压端;所述第一晶体管的栅极连接所述发光控制信号端,第一极连接所述发光器件的阴极,第二极连接所述驱动子电路;

所述第二晶体管的栅极连接所述发光控制信号端,第一极连接所述驱动子电路,第二极连接所述第二控制子电路。

7. 根据权利要求2所述的像素电路,其特征在于,所述第二控制子电路还连接第一电压端;所述第二控制子电路包括第三晶体管、第四晶体管以及第一电容;

所述第三晶体管的栅极连接所述第二扫描信号端,第一极连接所述第二数据信号端,第二极连接所述第四晶体管的栅极;

所述第一电容的一端与所述第三晶体管的第二极相连接,所述第一电容的另一端连接所述第一电压端;

所述发光器件的阴极连接所述第二工作电压端;所述第四晶体管的第一极连接所述第一控制子电路,第二极与所述发光器件的阳极相连接。

8. 根据权利要求2所述的像素电路,其特征在于,所述第二控制子电路还连接第一电压端;所述第二控制子电路包括第三晶体管、第四晶体管以及第一电容;

所述第三晶体管的栅极连接所述第二扫描信号端,第一极连接所述第二数据信号端,第二极连接所述第四晶体管的栅极;

所述第一电容的一端与所述第三晶体管的第二极相连接,所述第一电容的另一端连接所述第一电压端;

所述发光器件的阳极连接所述第一工作电压端,所述发光器件的阴极连接所述第一控制子电路;所述第四晶体管的第一极连接所述第一控制子电路,第二极与所述第二工作电压端相连接。

9. 根据权利要求1所述的像素电路,其特征在于,所述驱动子电路还连接第二电压端,所述驱动子电路包括驱动晶体管和第二电容;

所述驱动晶体管的栅极连接所述第二电容的一端,第一极连接所述写入子电路,第二极连接所述灰阶控制子电路;

所述第二电容的另一端连接所述第二电压端。

10. 根据权利要求1所述的像素电路,其特征在于,所述写入子电路包括第五晶体管;

所述第五晶体管的栅极连接所述第一扫描信号端,第一极连接所述第一数据信号端,第二极与所述驱动子电路相连接。

11. 根据权利要求3所述的像素电路,其特征在于,所述补偿子电路包括第六晶体管;

所述第六晶体管的栅极连接所述第一扫描信号端,第一极和第二极均连接所述驱动子电路。

12. 根据权利要求4所述的像素电路,其特征在于,所述复位子电路包括第七晶体管;

所述第七晶体管的栅极连接所述复位控制信号端,第一极连接所述复位电压端,第二极与所述驱动子电路相连接。

13. 根据权利要求1所述的像素电路,其特征在于,所述发光器件为微型发光二极管。

14. 一种显示装置,其特征在于,包括显示面板,所述显示面板的显示区域具有多个亚像素,每个亚像素内设置有如权利要求1-13任一项所述的像素电路。

15. 一种用于对如权利要求1-13任一项所述的像素电路驱动的方法,其特征在于,在一图像帧内,像素电路具有多次扫描周期;灰阶控制子电路包括第一控制子电路和第二控制子电路;在一次所述扫描周期内,所述像素电路驱动的方法包括:

向第一扫描信号端提供第一扫描信号,向第一数据信号端提供第一数据电压,所述第一数据电压通过写入子电路写入至驱动子电路;

向第二扫描信号端提供第二扫描信号,向第二数据信号端提供第二数据电压,以使得第二控制子电路在所述第二扫描信号和所述第二数据电压的控制下开启或关闭;

向发光控制信号端提供发光控制信号,以使得发光器件在所述发光控制信号、所述第一扫描信号、所述第二扫描信号以及所述第二数据电压的控制下发光。

16. 根据权利要求15所述的像素电路驱动的方法,其特征在于,所述方法还包括:

在一次所述扫描周期内,所述第二扫描信号端输出有效信号的时间晚于所述第一扫描信号端输出有效信号的时间。

17. 根据权利要求15所述的像素电路驱动的方法,其特征在于,所述像素电路还包括复位子电路,所述向第一扫描信号端提供第一扫描信号,向第一数据信号端提供第一数据电压,所述第一数据电压通过写入子电路写入至驱动子电路之前,所述像素电路驱动的方法还包括:

向复位控制信号端提供复位控制信号,向复位电压端提供复位电压,所述复位电压通过所述复位子电路传输至所述驱动子电路。

18. 根据权利要求15所述的像素电路驱动的方法,其特征在于,所述驱动子电路包括驱动晶体管和第一电容;所述驱动晶体管的栅极连接所述第一电容的一端,所述第一电容的另一端连接第二电压端,所述第二电压端与所述第一工作电压端输入的电压相同。

像素电路及其驱动方法、显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种像素电路及其驱动方法、显示装置。

背景技术

[0002] 相对于OLED(Organic Light Emitting Diode,有机发光二极管)显示装置而言,微型发光二极管显示装置,例如 μ LED显示装置具有驱动电压低、寿命长、耐宽温等优势,逐渐应用至移动终端领域。

发明内容

[0003] 本发明的实施例提供一种像素电路及其驱动方法、显示装置,用于提供一种驱动 μ LED发光的像素电路。

[0004] 为达到上述目的,本发明的实施例采用如下技术方案:

[0005] 本申请的一方面,提供一种像素电路,所述像素电路包括驱动器件和发光器件;所述驱动器件和所述发光器件串联于第一工作电压端和第二工作电压端之间;所述驱动器件用于提供驱动电流,并控制所述第一工作电压端和所述第二工作电压端之间电流通路的导通时长;所述发光器件用于在所述电流通路中接收所述驱动电流,并发光;所述驱动器件包括驱动子电路、写入子电路以及灰阶控制子电路;所述写入子电路连接第一扫描信号端、第一数据信号端以及所述驱动子电路;所述写入子电路用于在所述第一扫描信号端的控制下,将所述第一数据信号端提供的第一数据电压写入至所述驱动子电路;所述灰阶控制子电路连接发光控制信号端、第二扫描信号端、第二数据信号端、所述驱动子电路;所述灰阶控制子电路用于在所述发光控制信号端的控制下,将所述第一工作电压端提供的第一工作电压传输至所述驱动子电路;所述驱动子电路用于根据所述第一数据电压和所述第一工作电压,生成所述驱动电流;所述灰阶控制子电路还用于在所述发光控制信号端、所述第二扫描信号端以及所述第二数据信号端的控制下,控制所述电流通路的导通时长。

[0006] 可选的,所述灰阶控制子电路包括第一控制子电路和第二控制子电路;所述第一控制子电路连接所述发光控制信号端、所述驱动子电路以及所述第二控制子电路;所述第一控制子电路用于在所述发光控制信号端的控制下,将所述第一工作电压端提供的第一工作电压传输至所述驱动子电路;所述第一控制子电路还用于在所述发光控制信号端的控制下,将所述驱动子电路产生的驱动电流传输至所述第二控制子电路,并控制所述电流通路的导通时长;所述第二控制子电路还连接所述第二扫描信号端、所述第二数据信号端;所述第二控制子电路用于在所述第二扫描信号端和所述第二数据信号端的控制下,控制所述电流通路的导通时长。

[0007] 可选的,所述像素电路还包括补偿子电路;所述补偿子电路连接所述第一扫描信号端以及所述驱动子电路;所述补偿子电路用于在所述第一扫描信号端的控制下,对所述驱动子电路的阈值电压进行补偿。

[0008] 可选的,所述像素电路还包括复位子电路;所述复位子电路连接复位电压端、复位

控制信号端以及所述驱动子电路;所述复位子电路用于在所述复位控制信号端的控制下,将所述复位电压端提供的复位电压传输至所述驱动子电路。

[0009] 可选的,所述第一控制子电路包括第一晶体管和第二晶体管;所述发光器件的阳极连接所述第二控制子电路,所述发光器件的阴极连接所述第二工作电压端;所述第一晶体管的栅极连接所述发光控制信号端,第一极连接所述第一工作电压端,第二极连接所述驱动子电路;所述第二晶体管的栅极连接所述发光控制信号端,第一极连接所述驱动子电路,第二极连接所述第二控制子电路。

[0010] 可选的,所述第一控制子电路包括第一晶体管和第二晶体管;所述发光器件的阳极连接所述第一工作电压端;所述第一晶体管的栅极连接所述发光控制信号端,第一极连接所述发光器件的阴极,第二极连接所述驱动子电路;所述第二晶体管的栅极连接所述发光控制信号端,第一极连接所述驱动子电路,第二极连接所述第二控制子电路。

[0011] 可选的,所述第二控制子电路还连接第一电压端;所述第二控制子电路包括第三晶体管、第四晶体管以及第一电容;所述第三晶体管的栅极连接所述第二扫描信号端,第一极连接所述第二数据信号端,第二极连接所述第四晶体管的栅极;所述第一电容的一端与所述第三晶体管的第二极相连接,所述第一电容的另一端连接所述第一电压端;所述发光器件的阴极连接所述第二工作电压端;所述第四晶体管的第一极连接所述第一控制子电路,第二极与所述发光器件的阳极相连接。

[0012] 可选的,所述第二控制子电路还连接第一电压端;所述第二控制子电路包括第三晶体管、第四晶体管以及第一电容;所述第三晶体管的栅极连接所述第二扫描信号端,第一极连接所述第二数据信号端,第二极连接所述第四晶体管的栅极;所述第一电容的一端与所述第三晶体管的第二极相连接,所述第一电容的另一端连接所述第一电压端;所述发光器件的阳极连接所述第一工作电压端,所述发光器件的阴极连接所述第一控制子电路;所述第四晶体管的第一极连接所述第一控制子电路,第二极与所述第二工作电压端相连接。

[0013] 可选的,所述驱动子电路还连接第二电压端,所述驱动子电路包括驱动晶体管和第二电容;所述驱动晶体管的栅极连接所述第二电容的一端,第一极连接所述写入子电路,第二极连接所述灰阶控制子电路;所述第二电容的另一端连接所述第二电压端。

[0014] 可选的,所述写入子电路包括第五晶体管;所述第五晶体管的栅极连接所述第一扫描信号端,第一极连接所述第一数据信号端,第二极与所述驱动子电路相连接。

[0015] 可选的,所述补偿子电路包括第六晶体管;所述第六晶体管的栅极连接所述第一扫描信号端,第一极和第二极均连接所述驱动子电路。

[0016] 可选的,所述复位子电路包括第七晶体管;所述第七晶体管的栅极连接所述复位控制信号端,第一极连接所述复位电压端,第二极与所述驱动子电路相连接。

[0017] 可选的,所述发光器件为微型发光二极管。

[0018] 本申请实施例的另一方面,提供一种显示装置,包括显示面板,所述显示面板的显示区域具有多个亚像素,每个亚像素内设置有如上所述的任意一种像素电路。

[0019] 本申请实施例的另一方面,提供一种用于对上所述的像素电路进行驱动的方法,在一图像帧内,像素电路具有多次扫描周期;灰阶控制子电路包括第一控制子电路和第二控制子电路;在一次所述扫描周期内,所述像素电路驱动的方法包括:向第一扫描信号端提供第一扫描信号,向第一数据信号端提供第一数据电压,所述第一数据电压通过写入子电

路写入至驱动子电路；向第二扫描信号端提供第二扫描信号，向第二数据信号端提供第二数据电压，以使得第二控制子电路在所述第二扫描信号和第二数据电压的控制下开启或关闭；向发光控制信号端提供发光控制信号，所述第一工作电压段的第一工作电压通过第一控制子电路传输至驱动子电路，以使得发光器件在所述发光控制信号、所述第一扫描信号、所述第二扫描信号以及所述第二数据电压的控制下发光。

[0020] 可选的，所述方法还包括：在一次所述扫描周期内，所述第二扫描信号端输出有效信号的时间晚于所述第一扫描信号端输出有效信号的时间。

[0021] 可选的，所述像素电路还包括复位子电路，所述向第一扫描信号端提供第一扫描信号，向第一数据信号端提供第一数据电压，所述第一数据电压通过写入子电路写入至驱动子电路之前，所述像素电路驱动的方法还包括：向复位控制信号端提供复位控制信号，向复位电压端提供复位电压，所述复位电压通过所述复位子电路传输至所述驱动子电路。

[0022] 可选的，所述驱动子电路包括驱动晶体管和第二电容；所述驱动晶体管的栅极连接所述第二电容的一端，所述第二电容的另一端连接第二电压端，所述第二电压端与所述第一工作电压端输入的电压相同。

[0023] 本申请实施例提供的像素电路中，写入子电路能够将与显示灰阶有关的第一数据电压输出至驱动子电路，以使得驱动子电路能够产生用于驱动发光器件发光的驱动电流。此外，灰阶控制子电路可以控制上述驱动电流在向发光器件传输过程中，经过的电流通路的导通时长。这样一来，在一扫描周期内，通过第一数据电压的大小以及灰阶控制子电路可以控制发光器件有效发光亮度，达到调节显示灰阶的目的。在此情况下，本申请实施例提供的像素电路可以直接对该像素电路中的发光器件，例如 μ LED的亮度单独进行控制。

附图说明

[0024] 为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0025] 图1为本申请的一些实施例提供的一种像素电路的结构示意图；

[0026] 图2为本申请的一些实施例提供的另一种像素电路的结构示意图；

[0027] 图3为图1所示的像素电路的一种具体结构示意图；

[0028] 图4为图2所示的像素电路的一种具体结构示意图；

[0029] 图5为图3所示的像素电路中各个子电路的具体结构示意图；

[0030] 图6为图4所示的像素电路中各个子电路的具体结构示意图；

[0031] 图7为本申请的一些实施例提供的另一种像素电路的结构示意图；

[0032] 图8为本申请的一些实施例提供的另一种像素电路的结构示意图；

[0033] 图9为本申请的一些实施例提供的一种时序信号图；

[0034] 图10为本申请的一些实施例提供的一种显示面板的结构示意图；

[0035] 图11为本申请的一些实施例提供的一种像素电路的驱动方法流程图；

[0036] 图12为本申请的一些实施例提供的另一种时序信号图。

[0037] 附图标记：

[0038] 01-像素电路;02-亚像素;10-驱动子电路;20-写入子电路;30-灰阶控制子电路;301-第一控制子电路;302-第二控制子电路;40-补偿子电路;50-复位子电路。

具体实施方式

[0039] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0040] 本申请的一些实施例提供一种像素电路01,如图1或图2所示,上述像素电路01包括驱动器件100和发光器件L。

[0041] 上述驱动器件100和发光器件L串联于第一工作电压端VL1和第二工作电压端VL2之间。

[0042] 例如,如图1所示,驱动器件100连接第一工作电压端VL1和发光器件L的阳极,该发光器件L的阴极连接第二工作电压端VL2。

[0043] 或者,又例如,如图2所示,驱动器件100连接第二工作电压端VL2和发光器件L的阴极,该发光器件L的阳极连接第一工作电压端VL1。

[0044] 上述发光器件L可以为微型发光二极管,例如 μ LED或者Micro LED。 μ LED的尺寸级别为微米(μm)级别,该 μ LED的尺寸小于Micro LED的尺寸。

[0045] 基于此,上述驱动器件100用于提供驱动电流I,并控制第一工作电压端VL1和第二工作电压端VL2之间电流通路的导通时长。

[0046] 在上述电流通路导通时,第一工作电压端VL1输出的第一工作电压VDD与第二工作电压端VL2输出的第二工作电压VSS可以向上述电流通路提供电势差,使得上述驱动电流I能够沿电流通路传输至发光器件L。

[0047] 需要说明的是,上述第一工作电压VDD可以为恒定的高电平,第二工作电压VSS可以为恒定的低电平。

[0048] 发光器件L用于在电流通路中接收上述驱动电流I,并发光。

[0049] 在此基础上,上述驱动器件100,如图3或图4所示,包括驱动子电路10、写入子电路20以及灰阶控制子电路30。

[0050] 其中,写入子电路20连接第一扫描信号端G_A、第一数据信号端D_A以及驱动子电路10。该写入子电路20用于在第一扫描信号端G_A的控制下,将第一数据信号端D_A提供的第一数据电压Data_A写入至驱动子电路10。

[0051] 灰阶控制子电路30连接发光控制信号端EM、第二扫描信号端G_B、第二数据信号端D_B、驱动子电路10。

[0052] 基于此,当像素电路01采用如图1所示的结构时,如图3所示,该像素电路01中的灰阶控制子电路30可以与第一工作电压端VL1相连接。或者当像素电路01采用如图2所示的结构时,如图4所示,该像素电路01中的灰阶控制子电路30可以通过发光器件L与第一工作电压端VL1相连接。在此情况下,灰阶控制子电路30用于在发光控制信号端EM的控制下,将第一工作电压端VL1提供的第一工作电压VDD传输至驱动子电路10。

[0053] 驱动子电路10用于根据第一数据电压Data_A和第一工作电压VDD,生成驱动电流

I。

[0054] 灰阶控制子电路30还用于在发光控制信号端EM、第二扫描信号端G_B以及第二数据信号端D_B的控制下,控制上述电流通路的导通时长。

[0055] 综上所述,写入子电路20能够将与显示灰阶有关的第一数据电压Data_A输出至驱动子电路10,以使得驱动子电路10能够产生用于驱动发光器件L发光的驱动电流I。此外,灰阶控制子电路30可以控制上述驱动电流I在向发光器件L传输过程中,经过的电流通路的导通时长。这样一来,在一扫描周期内,通过第一数据电压Data_A的大小以及灰阶控制子电路30可以控制发光器件L有效发光亮度,达到调节显示灰阶的目的。在此情况下,本申请实施例提供的像素电路01可以直接对该像素电路01中的发光器件L,例如 μ LED的亮度单独进行控制。此外,本申请实施例提供的像素电路01可以通过构图工艺制作于显示装置的显示面板中的玻璃衬底或透明树脂衬底上。在上述发光器件为 μ LED时,能够提供一种成本较低、制作工艺简单,可量产的 μ LED显示装置的实现方式。

[0056] 以下对上述像素电路01中各个子电路的结构进行详细的说明。

[0057] 以图3所示的结构为例,上述灰阶控制子电路30,如图6所示,可以包括第一控制子电路301和第二控制子电路302。

[0058] 上述第一控制子电路301连接发光控制信号端EM、驱动子电路10以及第二控制子电路302。该第一控制子电路301用于在发光控制信号端EM的控制下,将第一工作电压端VL1提供的第一工作电压VDD传输至驱动子电路10。

[0059] 第一控制子电路301还用于在发光控制信号端EM的控制下,将驱动子电路10产生的驱动电流I传输至第二控制子电路302,并控制上述电流通路的导通时长。

[0060] 第二控制子电路302还连接第二扫描信号端G_B、第二数据信号端D_B。第二控制子电路302用于在第二扫描信号端G_B、和第二数据信号端D_B的控制下,控制电流通路的导通时长。

[0061] 由上述可知,只有当第一控制子电路301和第二控制子电路302均处于开启状态时,上述电流通路才能够导通,驱动子电路10产生的驱动电流I才能够通过上述电流通路输出至发光器件L。这样一来,发光器件L的有效发光亮度可以受到驱动电流I、第一控制子电路301以及第二控制子电路302的协同控制,增加了影响发光器件L的有效发光亮度的因素,使得具有该像素电路01的亚像素能够显示的灰阶值更加多样化。

[0062] 基于此,如图5所示,上述第一控制子电路301可以包括第一晶体管T1和第二晶体管T2。

[0063] 图5是以图3所示的结构为例,对图3中各个子电路的结构进行的说明。在此情况下,如图5所示,发光器件L的阴极连接第二工作电压端VL2。

[0064] 基于此,第一晶体管T1的栅极连接发光控制信号端EM,第一极连接第一工作电压端VL1,第二极连接驱动子电路10。

[0065] 第二晶体管T2的栅极连接发光控制信号端EM,第一极连接驱动子电路10,第二极连接第二控制子电路302。

[0066] 此外,第二控制子电路302还连接第一电压端V1。该第一电压端V1可以为接地端GND。

[0067] 第二控制子电路302包括第三晶体管T3、第四晶体管T4以及第一电容C1。

[0068] 第三晶体管T3的栅极连接第二扫描信号端G_B,第一极连接第二数据信号端D_B,第二极连接第四晶体管T4的栅极。

[0069] 第一电容C1的一端与第三晶体管T3的第二极相连接,第一电容C1的另一端连接第一电压端V1。

[0070] 如图5所示,在发光器件L的阳极连接上述第二控制子电路302,发光器件L的阴极连接第二工作电压端VL2的情况下,上述第四晶体管T4的第一极连接第一控制子电路301,第二极与发光器件L的阳极相连接。

[0071] 在第一控制子电路301的结构如上所述时,上述第四晶体管T4的第一极连接第二晶体管T2的第二极。

[0072] 或者,以图4所示的结构为例,对图4中各个子电路的结构进行的说明。在此情况下,如图6所示,第一控制子电路301包括第一晶体管T1和第二晶体管T2。

[0073] 发光器件L的阳极连接第一工作电压端VL1;第一晶体管T1的栅极连接发光控制信号端EM,第一极连接发光器件L的阴极,第二极连接驱动子电路10。

[0074] 第二晶体管T2的连接方式与图5相同,此处不再赘述。

[0075] 此外,第二控制子电路302还连接第一电压端V1。第二控制子电路302包括第三晶体管T3、第四晶体管T4以及第一电容C1。

[0076] 第三晶体管T3和第一电容C1的连接方式与图5相同,此处不再赘述。

[0077] 不同之处在于,图6中,发光器件L的阳极连接第一工作电压端VL1,发光器件L的阴极连接第一控制子电路301。在第一控制子电路301的结构如上所述时,该发光器件L的阴极与第一晶体管T1的第一极相连接。

[0078] 基于此,第四晶体管T4的第一极连接第一控制子电路301,第二极与第二工作电压端VL2相连接。在第一控制子电路301的结构如上所述时,第四晶体管T4的第一极连接第二晶体管T2的第二极。

[0079] 此外,对于图5或图6所示的任意一种方案而言,上述驱动子电路10包括驱动晶体管T_d和第二电容C2,该驱动晶体管T_d的栅极连接第二电容C2的一端,第二电容C2的另一端连接第二电压端V2。该第二电压端V2可以与第一电压端V1相同,均为接地端GND。或者,由于第二电压端V2与第一工作电压端VL1的位置较近,因此为了使得电路版图设计更加简便,上述第二电压端V2可以与第一工作电压端VL1相连接,以接收第一工作电压端VL1输出的第一工作电压VDD。

[0080] 基于此,上述驱动子电路10包括驱动晶体管T_d和第二电容C2。

[0081] 驱动晶体管T_d的栅极连接第二电容C2的一端,第一极连接写入子电路20,第二极连接灰阶控制子电路30。在灰阶控制子电路30的结构如上所述时,上述驱动晶体管T_d的第二极连接第二晶体管T2的第一极。

[0082] 第二电容C2的另一端连接第二电压端V2。

[0083] 此外,写入子电路20包括第五晶体管T5。

[0084] 第五晶体管T5的栅极连接第一扫描信号端G_A,第一极连接第一数据信号端D_A,第二极与驱动子电路10相连接。在驱动子电路10的结构如上所述时,上述第五晶体管T5的第二极连接驱动晶体管T_d的第一极。

[0085] 在此情况下,当驱动子电路10中的驱动晶体管T_d处于饱和区时,该驱动晶体管T_d

可以根据写入子电路20写入的第一数据电压 V_{data_A} 生成驱动电流 I 。上述驱动晶体管 T_d 在工作过程中,其阈值电压 V_{th} 会发生偏移,且位于不同亚像素的驱动晶体管 T_d 的阈值电压 V_{th} 的漂移量不一定相同,这样一来,在显示同一灰阶数据时,不同亚像素中的驱动晶体管 T_d 产生的驱动电流 I 会不同,从而使得不同亚像素的发光器件 L 的亮度不均,影响显示效果。

[0086] 为了解决上述问题,本申请实施例提供的像素电路01,如图7所示,还包括补偿子电路40。

[0087] 该补偿子电路40连接第一扫描信号端 G_A 以及驱动子电路10。补偿子电路40用于在第一扫描信号端 G_A 的控制下,对驱动子电路10的阈值电压进行补偿。在驱动子电路10的结构如上所述时,该补偿子电路40可以对驱动晶体管 T_d 的阈值电压 V_{th} 进行补偿。

[0088] 示例性的,上述补偿子电路40可以包括第六晶体管 T_6 。

[0089] 该第六晶体管 T_6 的栅极连接第一扫描信号端 G_A ,第一极和第二极均连接驱动子电路10。在驱动子电路10的结构如上所述时,该第六晶体管 T_6 的第一极连接驱动晶体管 T_d 的第二极,该第六晶体管 T_6 的第二极连接驱动晶体管 T_d 的栅极。

[0090] 此外,上一图像帧残留于驱动子电路10的信号对下一图像帧的显示画面造成影响,本申请实施例提供的像素电路01,如图7所示,还包括复位子电路50。

[0091] 该复位子电路50连接复位电压端 V_{INT} 、复位控制信号端 RS 以及驱动子电路10。该复位子电路50用于在复位控制信号端 RS 的控制下,将复位电压端 V_{INT} 提供的复位电压传输至驱动子电路10。

[0092] 上述复位子电路50包括第七晶体管 T_7 。

[0093] 该第七晶体管 T_7 的栅极连接复位控制信号端 RS ,第一极连接复位电压端 V_{INT} ,第二极与驱动子电路10相连接。在驱动子电路10的结构如上所述时,上述第七晶体管 T_7 的第一极连接驱动晶体管 T_d 的栅极。

[0094] 需要说明的是,图7是以驱动器件100与发光器件 L 采用如图1的连接方式进行的说明。当驱动器件100与发光器件 L 采用如图2的连接方式时,上述补偿子电路40和复位子电路50的具体结构以及连接方式同上所述,且具有上述驱动子电路10、写入子电路20、灰阶控制子电路30、补偿子电路40以及复位子电路50的像素电路01的结构如图8所示。

[0095] 此外,图5至图8中,是以各个晶体管均为P型晶体管为例进行的说明。在本申请的一些实施例中,上述各个子电路中的晶体管还可以均为N型晶体管。上述晶体管的第一极可以为源极,第二极为漏极;或者,第一极为漏极,第二极为源极。

[0096] 以下以图7所示的像素电路01的结构为例,对该像素电路01在一图像帧内的工作过程进行详细的说明。

[0097] 在本申请的一些实施例中,为了使得具有上述像素电路01的亚像素能够显示的灰阶值更多,显示效果更好,在一图像帧内,该像素电路01可以具有多次扫描周期 S 。例如,如图9所述,是以图像帧具有三次扫描周期 S_1 、 S_2 以及 S_3 为例进行的说明。

[0098] 以每个扫描周期可以划分为三个阶段:第一阶段 t_1 、第二阶段 t_2 以及第三阶段 t_3 。

[0099] 以第一个扫描周期 S_1 为例,在上述第一阶段 t_1 ,复位控制信号端 RS 输入低电平,第七晶体管 T_7 导通,复位电压端 V_{INT} 提供的复位电压通过第七晶体管 T_7 传输至驱动晶体管 T_d 的栅极,从而对驱动晶体管 T_d 的栅极进行复位,避免上一图像帧残留于第七晶体管 T_7 的电压对本图像帧的显示造成影响。此时,节点 N_1 的电压为复位电压端 V_{INT} 提供的复位电压。

[0100] 上述第一阶段t1可以称为复位阶段。

[0101] 在第二阶段t2,第一扫描信号端G_A和第二扫描信号端G_B输入低电平。在第一扫描信号端G_A的控制下,第五晶体管T5和第六晶体管T6导通。第一数据信号端D_A提供的第一数据电压Vdata_A通过第五晶体管T5传输至驱动晶体管Td的第一极。

[0102] 第六晶体管T6导通后,驱动晶体管Td的栅极和第二极电连接,从而使得驱动晶体管Td称为二极管。此时,上述第一数据电压Vdata_A向驱动晶体管Td的栅极进行充电,直至驱动晶体管Td截止为止。当驱动晶体管Td截止时,驱动晶体管Td的栅源电压 $V_{gs}=V_{th}$,即 $V_g-V_s=V_{th}$ 。此时,驱动晶体管Td的栅源电压(N1节点的电压) $V_g=V_s+V_{th}=V_{data_A}+V_{th}$ 。在此情况下,上述第一数据电压Vdata_A写入至驱动晶体管Td的栅极。

[0103] 此外,在第二扫描信号端G_B的控制下,第三晶体管T3导通,第二数据信号端D_B提供的第二数据电压Vdata_B通过第三晶体管T3传输至第四晶体管T4的栅极。此时,第四晶体管T4导通。节点N2的电压为Vdata_B。

[0104] 其中,在第一电容C1和第二电容C2的作用下,在第一扫描信号端G_A和第二扫描信号端G_B再次输出低电平之前,上述节点N1和节点N2的电位保持不变。

[0105] 上述第二阶段t2可以为数据写入阶段。

[0106] 在第三阶段t3,如图9所示,发光控制信号端EM输入低电平,第一晶体管T1和第二晶体管T2导通。

[0107] 此外,第二数据信号端D_B输出的第二数据电压Vdata_B为高电平(VGH)和低电平(VGL)两种模式。可以设置当第四晶体管T4的栅极接收到高电平时,该第四晶体管T4截止,而当第四晶体管T4的栅极接收到低电平时,该第四晶体管T4导通。

[0108] 图9中,在第三阶段t3,第二数据电压Vdata_B为低电平,此时第四晶体管T4导通。这样一来,第一工作电压端VL1和第二工作电压端VL2之间的电流通路导通。此时,工作在饱和区的驱动晶体管Td产生的驱动电流I通过上述电流通路传输至发光器件L,该发光器件L发光。

[0109] 上述驱动电流 $I=K(V_{gs}-V_{th})^2=K(V_g-V_s-V_{th})^2=K(V_{data_A}+V_{th}-V_{DD}-V_{th})^2=K(V_{data_A}-V_{DD})^2$ 。

[0110] 其中, $K=1/2C_{ox}(\mu W/L)$;Cox、 μ 、W、L分别为驱动晶体管Td的单位面积沟道电容、沟道迁移率、沟道宽度和沟道长度。因此K为常数。

[0111] 由上述驱动电流I的公式可知,驱动电流I与驱动晶体管Td的阈值电压Vth无关。因此上述驱动电流I的大小不会由于驱动晶体管Td的阈值电压Vth发生漂移而改变。

[0112] 上述第三阶段t3可以为发光阶段。

[0113] 需要说明的是,上述是对第一个扫描阶段S1中像素电路01的工作过程进行的说明。其余扫描阶段中像素电路01的工作过程同上所述,此处不再赘述。

[0114] 不同之处在于,一方面、可以改变第一数据信号端D_A提供的第一数据电压Vdata_A的大小,以改变流过发光器件L的驱动电流I的大小。另一方面,还可以改变第二数据信号端D_B提供的第二数据电压Vdata_B的大小,从而控制第四晶体管T4开启的时长,达到控制上述驱动电流I流经的电流通路的导通时长,以决定何时将驱动电流I传输至发光器件L。又一方面,还可以控制发光控制信号端EM输入低电平的时长,以控制第一晶体管T1和第二晶体管T2的导通时长,从而控制上述驱动电流I流经的电流通路的导通时长。

[0115] 综上所述,上述像素电路01中发光器件L在一图像帧内的有效发光亮度可以由一图像帧内扫描周期的个数、每个扫描周期的时长、第一数据电压Vdata_A、第二数据电压Vdata_B、发光控制信号端EM输入的发光控制信号多个因素决定,从而可以使得具有上述像素电路01的亚像素显示的灰阶值更多,显示面板显示的画面更加的丰富、细腻。

[0116] 此外,如图7所示,第五晶体管T5和第六晶体管T6的栅极连接第一扫描信号端G_A,第三晶体管T3的栅极连接第二扫描信号端G_B。图9是以上述第一扫描信号端G_A和第二扫描信号端G_B输入的信号相同为例进行的说明。

[0117] 本申请的一些实施例中,如图12所示,在上述一扫描周期S内,可以使得第二扫描信号端G_B输入的有效信号有所延时,例如,在上述第二阶段t2,第二扫描信号端G_B输入的有效信号晚于第一扫描信号端G_A输入的有效信号。

[0118] 上述有效信号是指,可以使得接收到该有效信号的子电路处于开启状态的电平信号,例如低电平。在此情况下,接收该第二扫描信号端G_B输入有效信号的灰阶控制子电路30的开启时间,晚于接收第一扫描信号端G_A输入有效信号的写入子电路20的开启时间。

[0119] 此外,当上述子电路包括晶体管时,上述有效信号是指能够使得该有效信号控制的晶体管处于导通状态的电平信号。例如,在上述灰阶控制子电路30包括第三晶体管T3,写入子电路20包括第五晶体管T5和第六晶体管T6时,第一扫描信号端G_A控制的第五晶体管T5和第六晶体管T6的导通时间,优先于第二扫描信号端G_B控制的第三晶体管T3的导通时间。在上述晶体管为P型晶体管时,上述有效信号为低电平。

[0120] 这样一来,可以使得第一数据信号端D_A提供的第一数据电压Vdata_A写入驱动晶体管Td的状态稳定后,且该驱动晶体管Td产生的驱动电流I稳定后,第三晶体管T3再导通,并控制第四晶体管T4导通,以将稳定的驱动电流I传输至发光器件L,使得发光器件L的发光亮度稳定。

[0121] 上述是以图7所示的结构为例进行的说明,图8所示的像素电路01的工作过程同上所述,此处不再赘述。

[0122] 本申请的一些实施例,提供一种显示装置,包括显示面板,该显示面板的显示区域具有多个如图10所示的亚像素02,每个亚像素02内设置有如上所述的任意一种像素电路01。

[0123] 上述亚像素02可以由纵横交叉的第一扫描信号线G_A与第一数据信号线D_A交叉界定。此外,上述第二扫描信号线G_B可以与第一扫描信号线G_A平行设置,第二数据信号线D_B可以与第一数据信号线D_A平行设置。

[0124] 由图10可以看出,位于同一行的亚像素,其像素电路01中的第一晶体管T1连接同一条发光控制信号端EM。在此情况下,当该发光控制信号端EM输入有效信号,例如如图9所示的低电平时,位于同一行的各个第一晶体管T1和第二晶体管T2均导通。

[0125] 基于此,为了使得同一行中不同亚像素的发光亮度可以单独控制,可以通过第二扫描信号端G_B输入上述有效信号控制第三晶体管T3导通,然后,在第三晶体管T3导通后,通过第二数据信号端D_B提供的第二数据电压Vdata_B为有效信号时,控制第四晶体管T4的导通,从而使得第一工作电压端VL1与第二工作电压端VL2之间的电流通路导通。

[0126] 此时,驱动晶体管Td产生的驱动电流I才能够通过上述电流通路传输至发光器件L。该电流通路导通的时间越长,上述发光器件L在一扫描周期S内的有效发光亮度越高。此

外,还可以通过调整第一数据信号端D_A提供的第一数据电压Vdata_A的大小,达到调整上述驱动电流I的大小。该驱动电流I越大,上述发光器件L在一扫描周期S内的有效发光亮度越高。

[0127] 综上所述,虽然发光控制信号端EM能够将一行像素电路01中的部分晶体管导通,但是本申请提供的像素电路,可以在发光控制信号端EM、第一扫描信号端G_A、第二扫描信号端G_B、第一数据信号端D_A以及第二数据信号端D_B的共同协作下,实现单个亚像素发光亮度的调节。

[0128] 需要说明的是,显示装置可以为显示器、电视、数码相框、手机或平板电脑等任何具有显示功能的产品或者部件。其中,该显示装置具有与前述实施例提供的像素电路01相同的技术效果,此处不再赘述。

[0129] 本申请的一些实施例提供一种用于对如上所述的像素电路01驱动的方法,在一图像帧内,像素电路具有多次扫描周期。

[0130] 在该像素电路01中的灰阶控制子电路30包括第一控制子电路301和第二控制子电路302的情况下。

[0131] 在一次上述扫描周期S内,该像素电路驱动的方法,如图11所示,包括S100~S103。

[0132] S101、向第一扫描信号端G_A提供第一扫描信号,向第一数据信号端D_A提供第一数据电压Vdata_A,第一数据电压Vdata_A通过写入子电路20写入至驱动子电路10。

[0133] 如图9所示,在一扫描周期S内,第一扫描信号端G_A提供的信号具有高电平和低电平两种状态,本申请实施例中,当第一扫描信号端G_A输入低电平时,可以作为用于开启上述写入子电路20、补偿子电路40的有效信号。当第一扫描信号端G_A输入高电平时,写入子电路20、补偿子电路40关闭。

[0134] S102、向第二扫描信号端G_B提供第二扫描信号,向第二数据信号端D_B提供第二数据电压Vdata_B,以使得第二控制子电路302在上述第二扫描信号和第二数据电压Vdata_B的控制下开启或关闭。

[0135] 通过控制该第二控制子电路302开启的时长,可以达到控制上述电流通路的导通时长的目的。

[0136] 其中,第二扫描信号端G_B以及第二数据电压端D_B,如图9所示,具有高电平和低电平两种状态,本申请实施例中,当第二扫描信号端G_B和第二数据电压端D_B均输入低电平时,可以作为用于开启上述第二控制子电路302的有效信号。当第二扫描信号端G_B和第二数据电压端D_B中任意一个输入高电平时,第二控制子电路302关闭。

[0137] 需要说明的是,上述S101和S102可以在图9所示的一扫描周期内的第二阶段t2执行。

[0138] 此外,在像素电路01还包括补偿子电路40的情况下,当在上述第二阶段t2,当向第一扫描信号端G_A提供第一扫描信号时,上述补偿子电路40开启,从而对驱动子电路10中驱动晶体管Td的阈值电压Vth进行补偿。

[0139] S103、向发光控制信号端EM提供发光控制信号,第一工作电压端VL1提供的第一工作电压VDD通过第一控制子电路301传输至驱动子电路10,以使得发光器件L在上述发光控制信号、第一扫描信号、第二扫描信号以及第二数据电压Vdata_B的控制下发光。其中,发光控制信号端EM如图9所示,具有高电平和低电平两种状态,本申请实施例中,当发光控制信

号端EM输入低电平时,可以作为用于开启上述第一控制子电路301的有效信号。当发光控制信号端EM输入高电平时,第一控制子电路301关闭。

[0140] 具体的,驱动子电路10根据第一数据电压Vdata_A和第一工作电压VDD,生成驱动电流I。驱动电流I通过第一控制子电路301传输至第二控制子电路302。由于上述第一控制子电路301和第二控制子电路302均开启,因此第一工作电压端VL1和第二工作电压端VL2之间的电流通路导通,上述驱动电流I经过该电流通路传输至发光器件L。发光器件L在电流通路中接收驱动电流I,并发光。

[0141] 需要说明的是,上述S103可以在图9所示的一扫描周期内的第三阶段t3执行。

[0142] 此外,在像素电路10还包括复位子电路50的情况下,上述S101之前,该像素电路驱动的方法,如图11所示还包括:

[0143] S100、向复位控制信号端RS提供复位控制信号,向复位电压端VINT提供复位电压,该复位电压通过复位子电路50传输至驱动子电路10。

[0144] 其中,复位控制信号端RS如图9所示,具有高电平和低电平两种状态,本申请实施例中,当复位控制信号端RS输入低电平时,可以作为用于开启上述复位子电路50的有效信号。当复位控制信号端RS输入高电平时,复位子电路50关闭。

[0145] 采用S100可以对驱动子电路10中驱动晶体管Td的栅极进行复位。

[0146] 上述S100可以在图9所示的一扫描周期内的第一阶段t1执行。

[0147] 需要说明的是的,当上述像素电路10中各个子电路的结构如图7或图8所示时,该像素电路10的驱动方法在前述实施例中该像素电路10的工作过程中已经进行了详细的说明,此处不再赘述。此外,上述像素电路的驱动方法具有与前述实施例提供的像素电路相同的技术效果,此处不再赘述。

[0148] 此外,为了使得第一数据电压Vdata_A通过写入子电路20稳定的写入至驱动子电路10后,第二控制子电路302再开启,可选的,如图12所示,在一扫描周期S中的第二阶段t2,第二扫描信号端G_A输出有效信号的时间晚于第一扫描信号端G_B输出有效信号的时间。从而使得驱动子电路10产生的驱动电流I稳定后,第二控制子电路302再开启以将上述电流通路导通。上述有效信号的说明同上所述,此处不再赘述。

[0149] 此外,在驱动子电路10包括驱动晶体管Td和第二电容C2,该驱动晶体管Td的栅极连接第二电容C2的一端,第二电容C2的另一端连接第二电压端V2的情况下,由于第二电压端V2与第一工作电压端VL1的位置较近,因此为了使得电路版图设计更加简便,该第二电压端V2与第一工作电压端VL1输入的电压相同。这样一来,可以将第一工作电压端VL1与第二电压端V2电连接。在驱动子电路10工作时,第一工作电压端VL1提供的第一工作电压VDD可以传输至上述第二电压端V2。

[0150] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

01

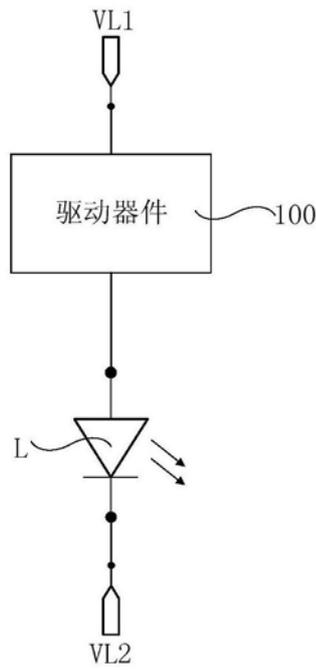


图1

01

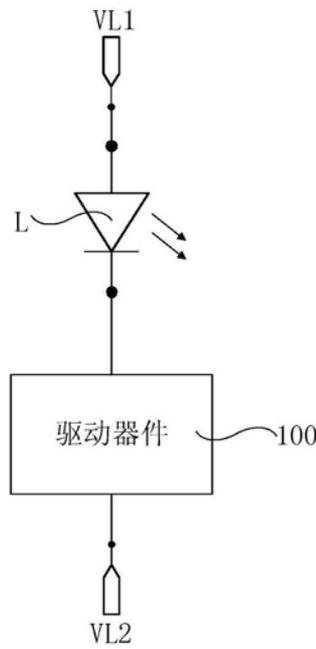


图2

01

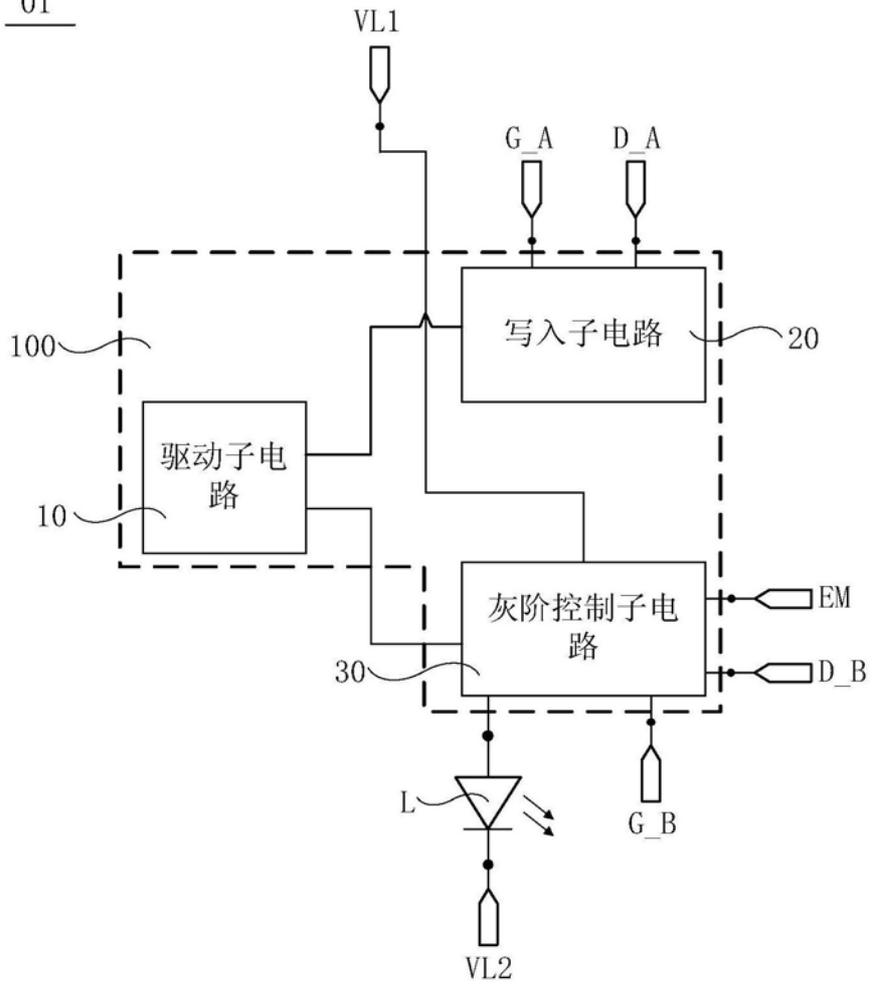


图3

01

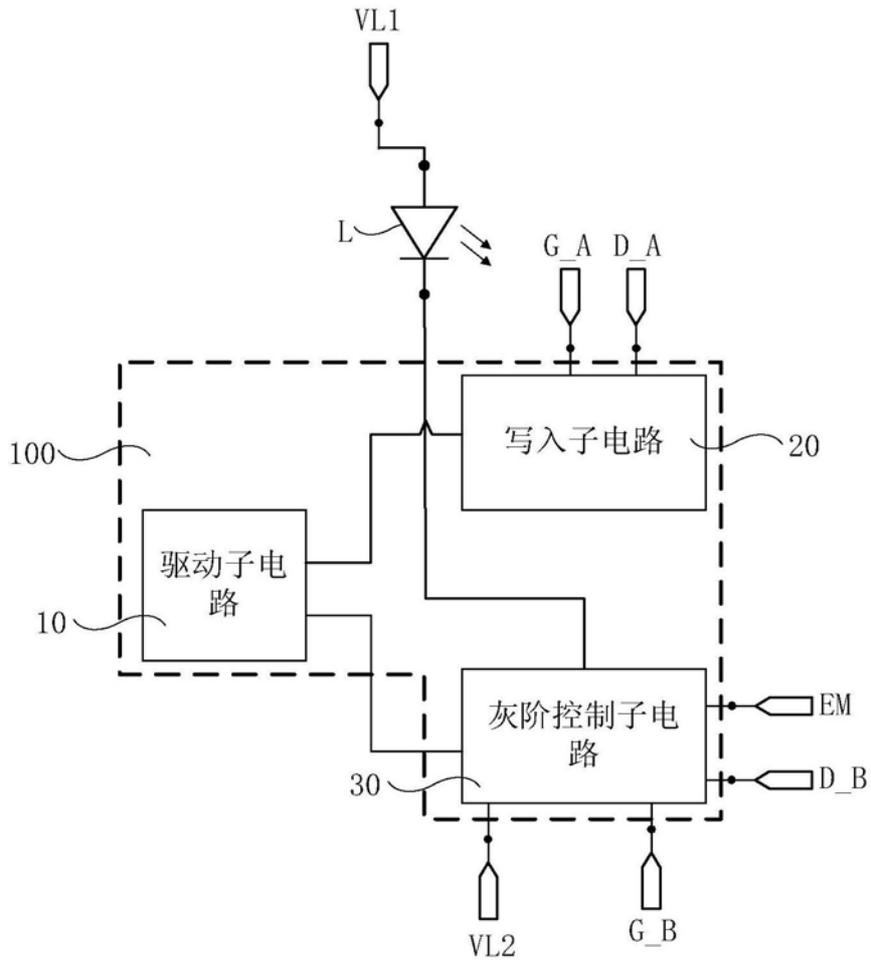


图4

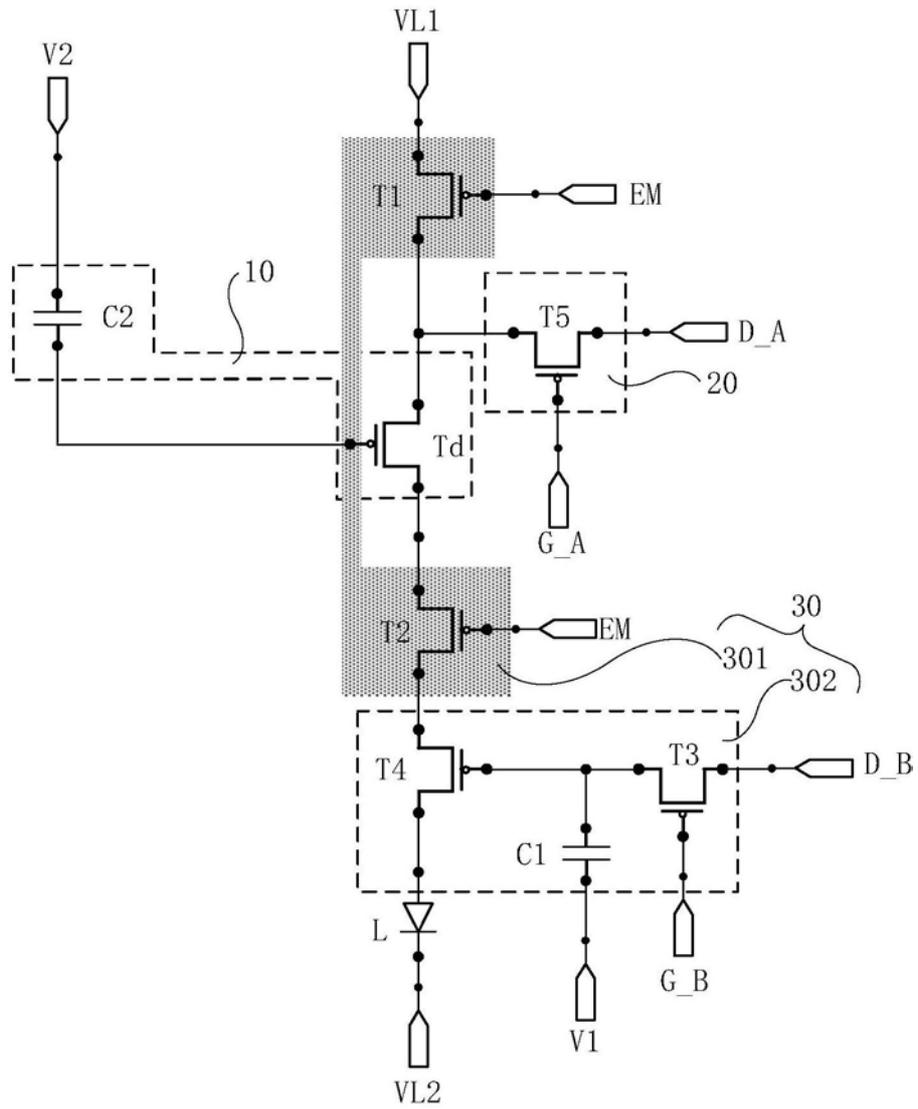


图5

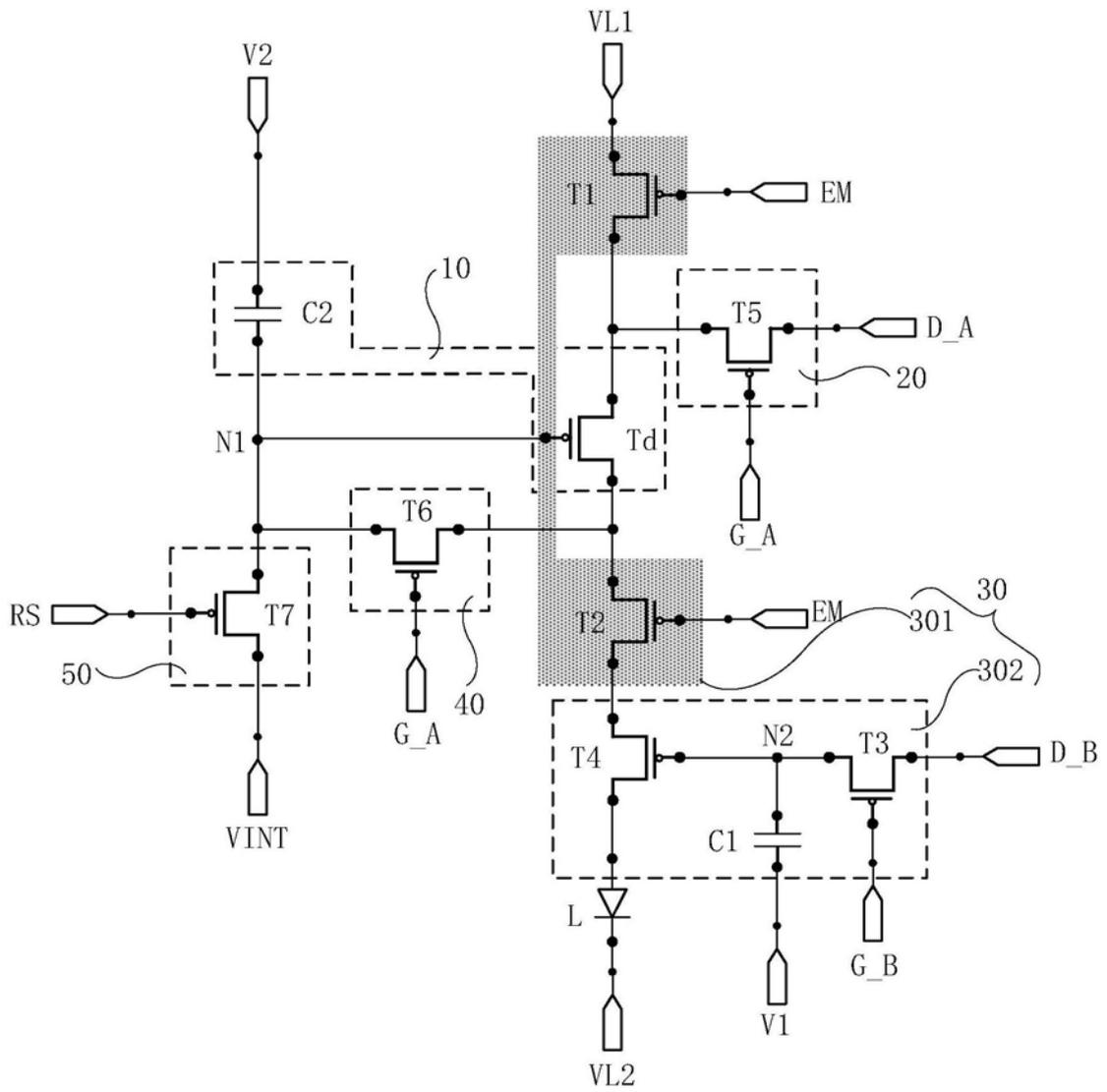


图7

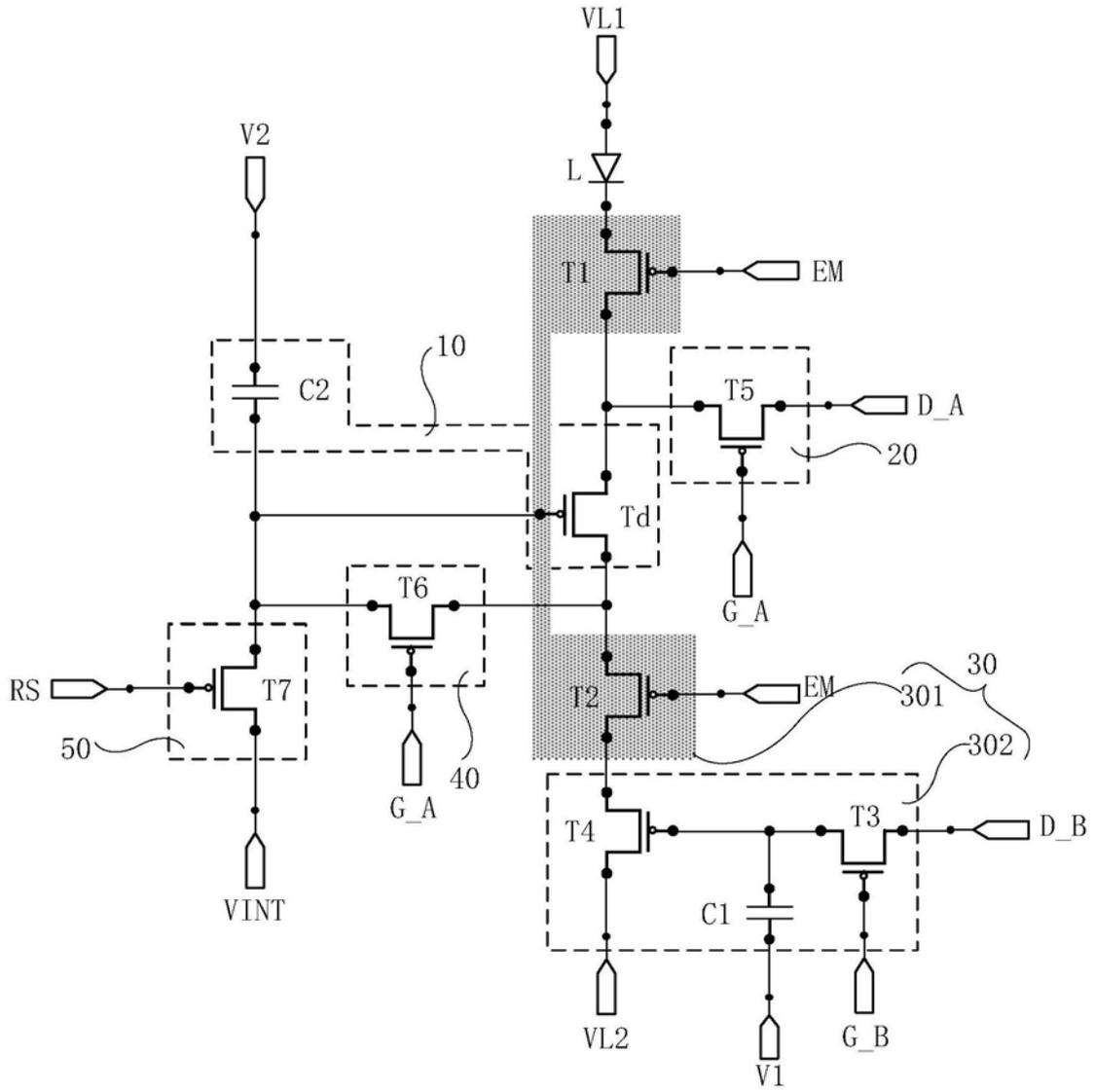


图8

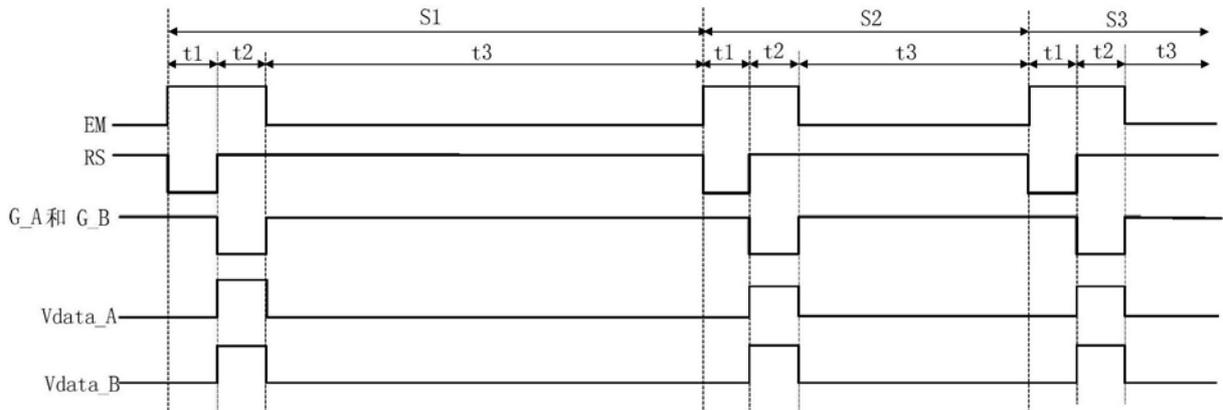


图9

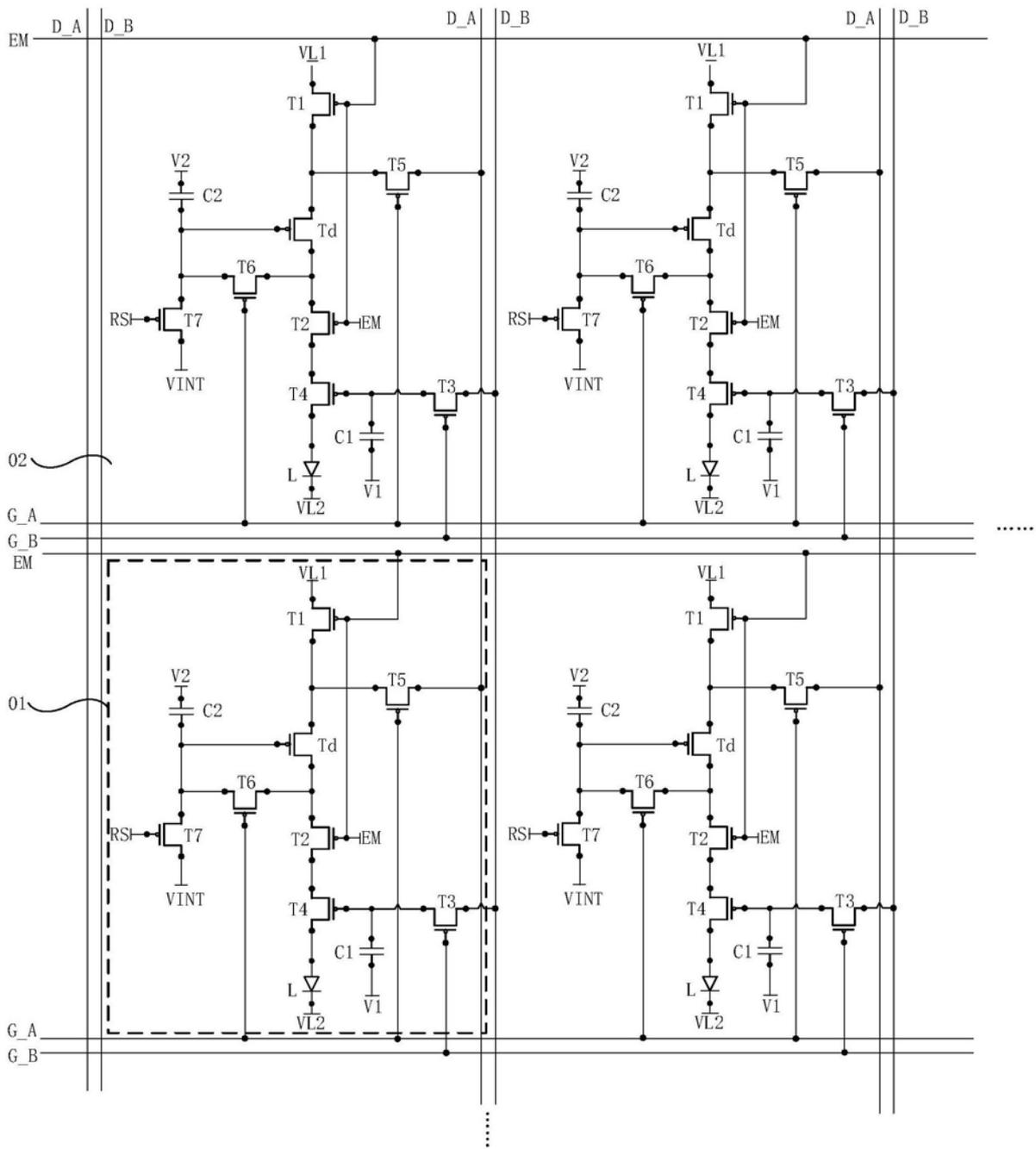


图10

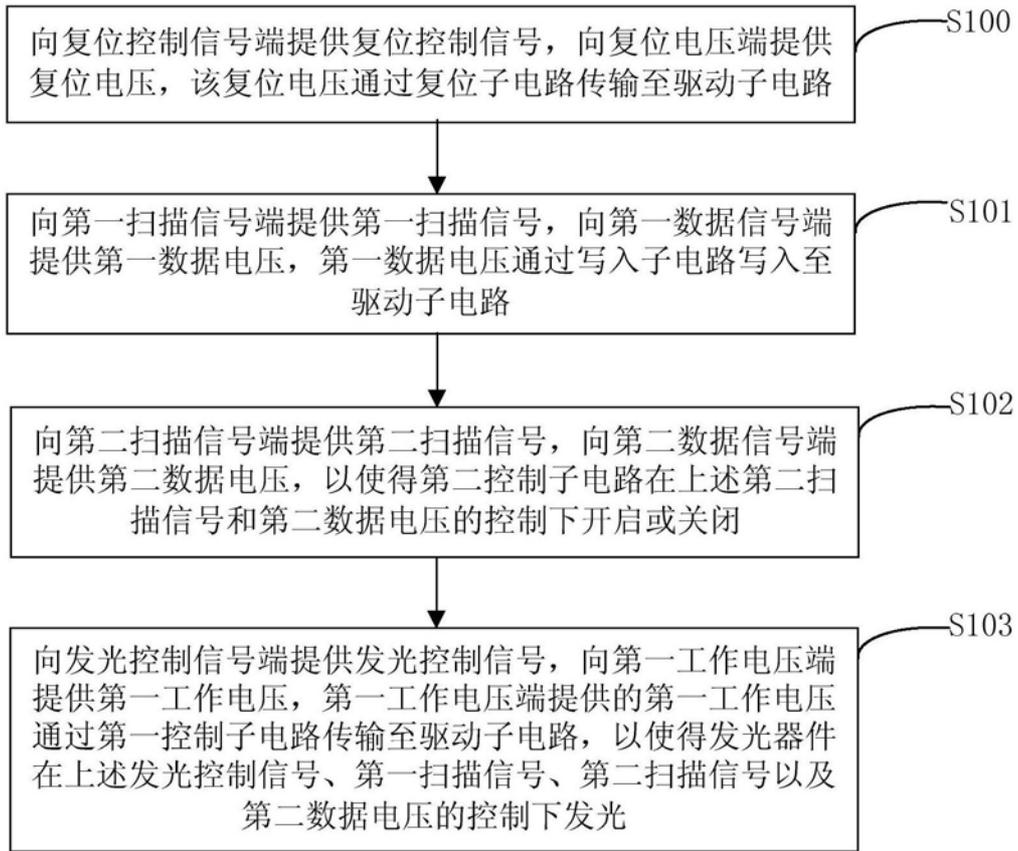


图11

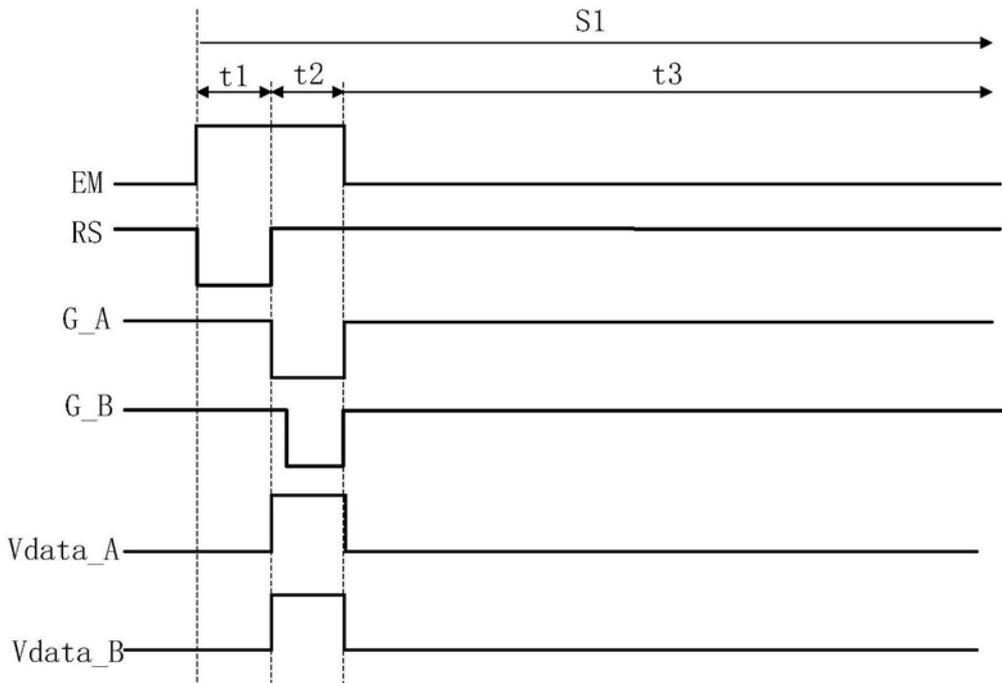


图12

专利名称(译)	像素电路及其驱动方法、显示装置		
公开(公告)号	CN108538241A	公开(公告)日	2018-09-14
申请号	CN201810696655.5	申请日	2018-06-29
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	玄明花 陈小川 岳晗 丛宁		
发明人	玄明花 陈小川 岳晗 丛宁		
IPC分类号	G09G3/32		
CPC分类号	G09G3/32		
代理人(译)	贾莹		
外部链接	Espacenet SIPO		

摘要(译)

本申请实施例提供一种像素电路及其驱动方法、显示装置，涉及显示技术领域，解决 μ LED显示装置中需要设置数量较多的驱动IC的问题。像素电路包括驱动器件和发光器件。驱动器件和发光器件串联于第一工作电压端和第二工作电压端之间。驱动器件包括驱动子电路、写入子电路以及灰阶控制子电路。写入子电路将第一数据信号端提供的第一数据电压写入至驱动子电路。灰阶控制子电路将第一工作电压端提供的第一工作电压传输至驱动子电路。驱动子电路生成驱动电流。灰阶控制子电路还控制电流通路的导通时长。

